

Εισαγωγή στην πληροφορική και τις εφαρμογές της

ΠΑΝΑΓΙΩΤΗΣ ΠΑΠΑΖΟΓΛΟΥ

Website: microdev.gr



Επιστημονικές Εκδόσεις
ΤΖΙΟΛΑ

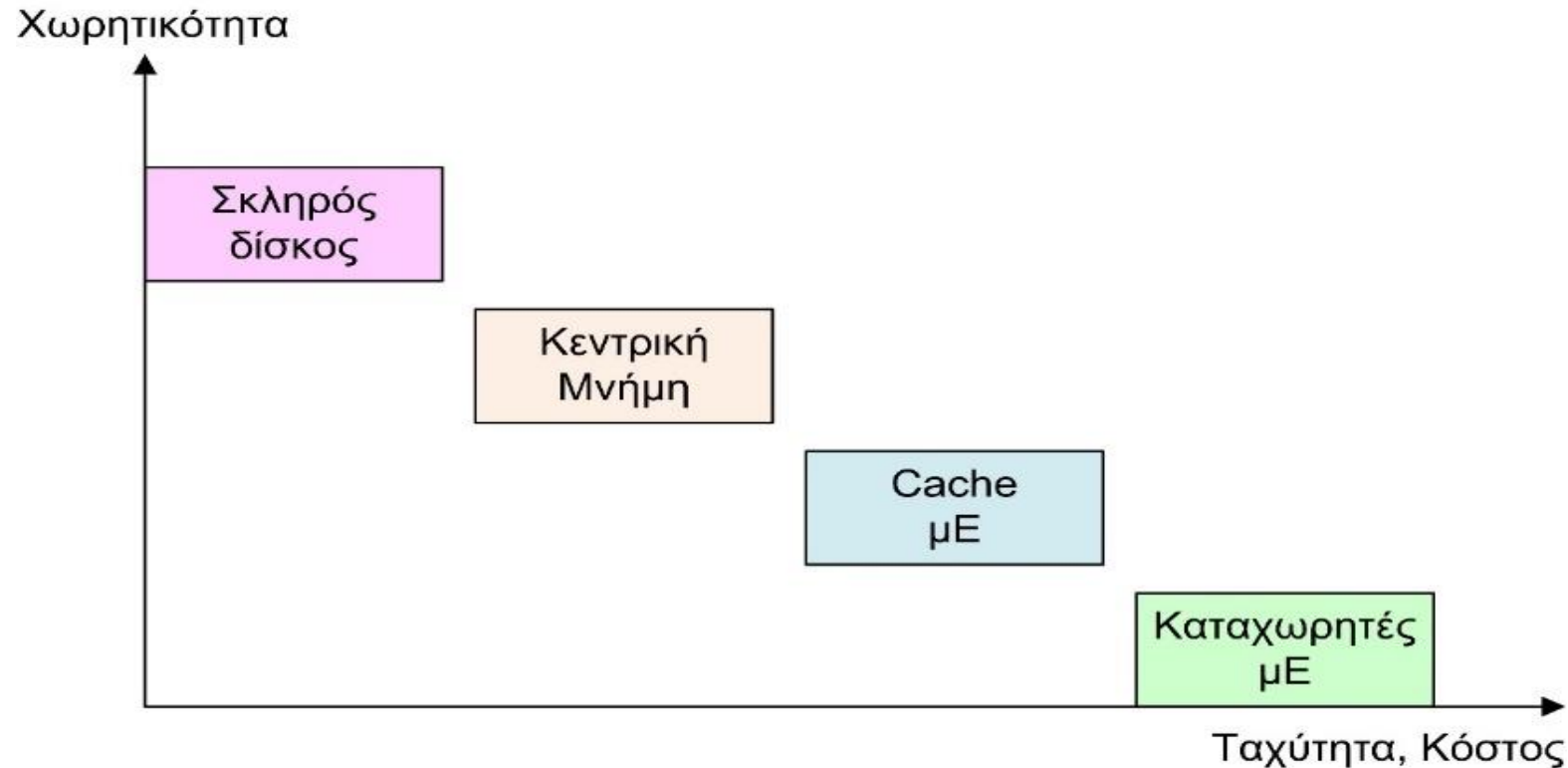
ΚΕΦΑΛΑΙΟ 8

Μνήμη



Συστήματα μνήμης (γενικά)

Συστήματα και στοιχεία μνήμης				
Στοιχείο μνήμης	Επίπεδο	Ταχύτητα	Χωρητικότητα	Κόστος
Καταχωρητές μικροεπεξεργαστή	0	Υψηλή	Μικρή	Υψηλό
Cache μικροεπεξεργαστή	1	Υψηλή	Μικρή	Υψηλό
Κεντρική μνήμη	2	Χαμηλή	Μεγάλη	Χαμηλό
Περιφερειακή μνήμη (δίσκος με κινητά μέρη ή SSD)	3	Χαμηλή	Μεγάλη	Χαμηλό



Μνήμη Cache (1)

- Συνήθως εντός του μικροεπεξεργαστή
- Χαμηλή χωρητικότητα
- Υψηλές επιδόσεις
- Πρώτη αναζήτηση εντολής: Μνήμη Cache
- Δεύτερη αναζήτηση εντολής: Κεντρική μνήμη (εφόσον αποτύχει η πρώτη)
- Αν η εντολή προς εκτέλεση βρεθεί στην Cache, τότε θα ανακτηθεί από εκεί και η ταχύτητα μεταφοράς, καθώς και η απόδοση θα μεγιστοποιηθούν



Μνήμη Cache (2)

Το περιεχόμενό της πρέπει να ενημερώνεται από την κεντρική μνήμη Ποιο τμήμα της κεντρικής μνήμης θα μεταφερθεί στην Cache;

- **Χωρική τοπικότητα** : όταν γίνεται αναφορά σε μια συγκεκριμένη διεύθυνση (για ανάκτηση περιεχομένου), είναι πολύ πιθανό να ζητηθούν και οι κοντινές διευθύνσεις στην αμέσως επόμενη χρονική περίοδο
- **Προσωρινή τοπικότητα** : η ίδια διεύθυνση (ανάκτηση του περιεχομένου) μπορεί να ζητηθεί ξανά (π.χ. σε μια περίπτωση βρόχου επανάληψης)



Η κεντρική μνήμη

Θέσεις και διευθύνσεις

Γενικό μοντέλο μνήμης

Διεύθυνση	Περιεχόμενο
00	
01	
02	
03	
04	
05	
06	
07	
08	
09	

$$2^N \geq M$$

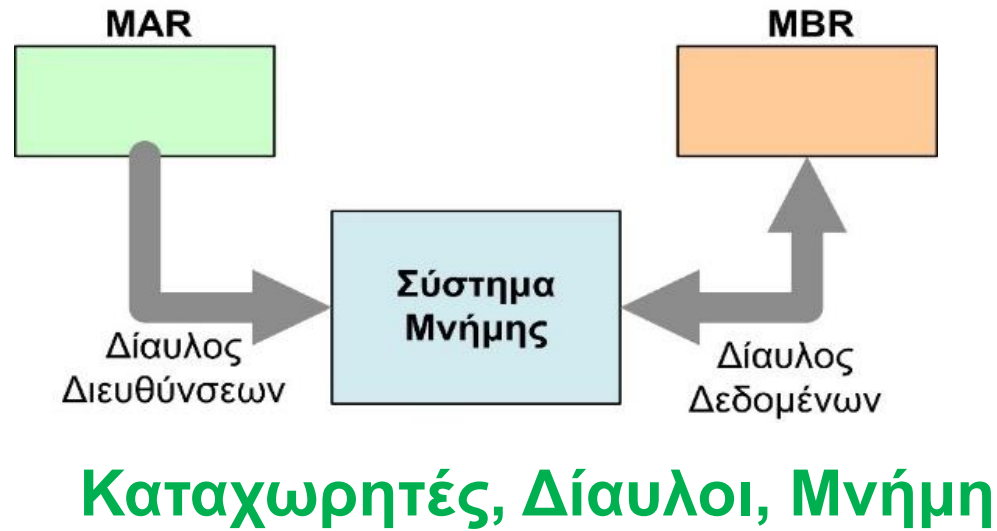
Για M το πλήθος θέσεων μνήμης,
απαιτούνται N bit διεύθυνσης

$$N = \lceil \log_2 M \rceil$$

Υπολογισμός bit για μεγάλο πλήθος M
(αποτέλεσμα στρογγυλοποιημένο προς τα πάνω)

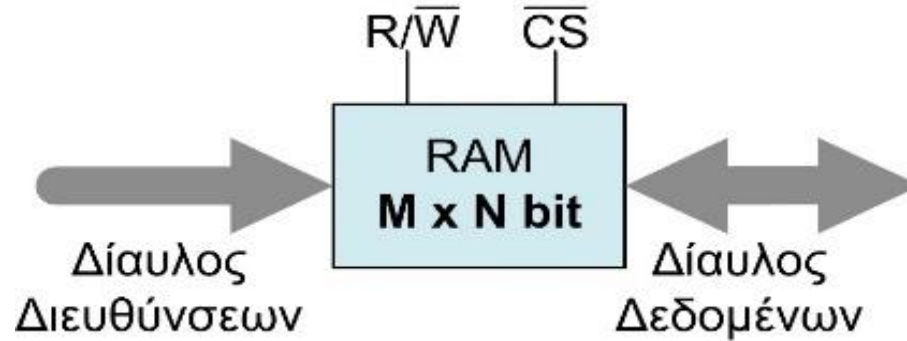
Η κεντρική μνήμη

Γενικά χαρακτηριστικά λειτουργίας (1)



Η κεντρική μνήμη

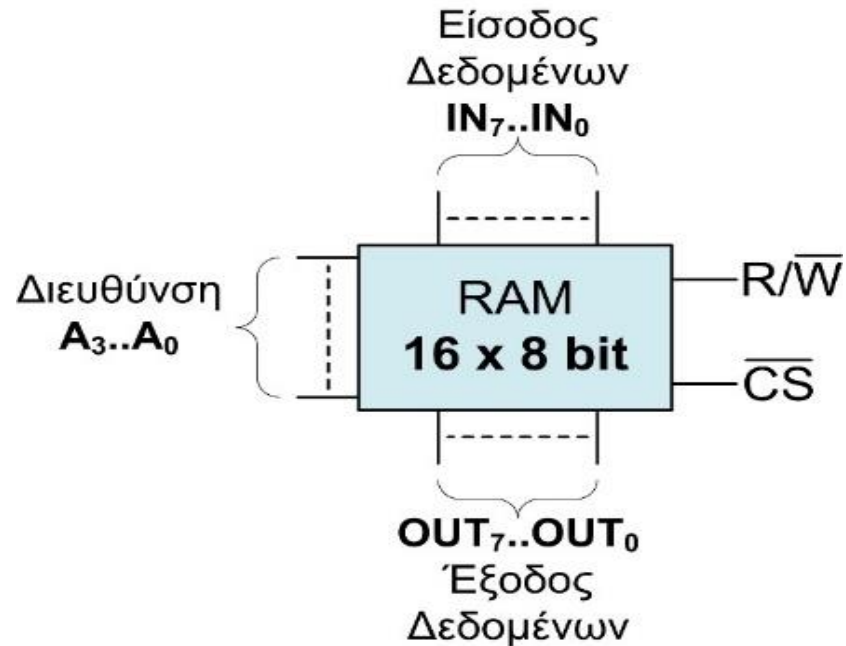
Γενικά χαρακτηριστικά λειτουργίας (2)



Οι εξωτερικές διασυνδέσεις της μνήμης, εξασφαλίζουν:

- Επιλογή διεύθυνσης μνήμης για εγγραφή / ανάγνωση
- Επιλογή λειτουργίας (ανάγνωση / εγγραφή)
- Τροφοδοσία με δεδομένα προς αποθήκευση
- Να δεσμεύει ή να ελευθερώνει τη μνήμη

Η κεντρική μνήμη - Γενικά χαρακτηριστικά λειτουργίας (3)



Είσοδος δεδομένων ($IN_7..IN_0$). Μεταφορά δεδομένων στη μνήμη για εγγραφή. Το πλήθος των γραμμών ταυτίζεται με τη χωρητικότητα κάθε θέσης μνήμης (8bit).

Έξοδος δεδομένων ($OUT_7..OUT_0$). Μεταφορά δεδομένων από τη μνήμη κατά τη διαδικασία της ανάγνωσης (ίδιο πλήθος γραμμών με τα bit κάθε θέσης).

Διεύθυνση ($A_3..A_0$). Ενεργοποίηση θέσης στο εσωτερικό της μνήμης για εγγραφή ή ανάγνωση (4 bit διεύθυνσης, $2^4=16$ θέσεις).

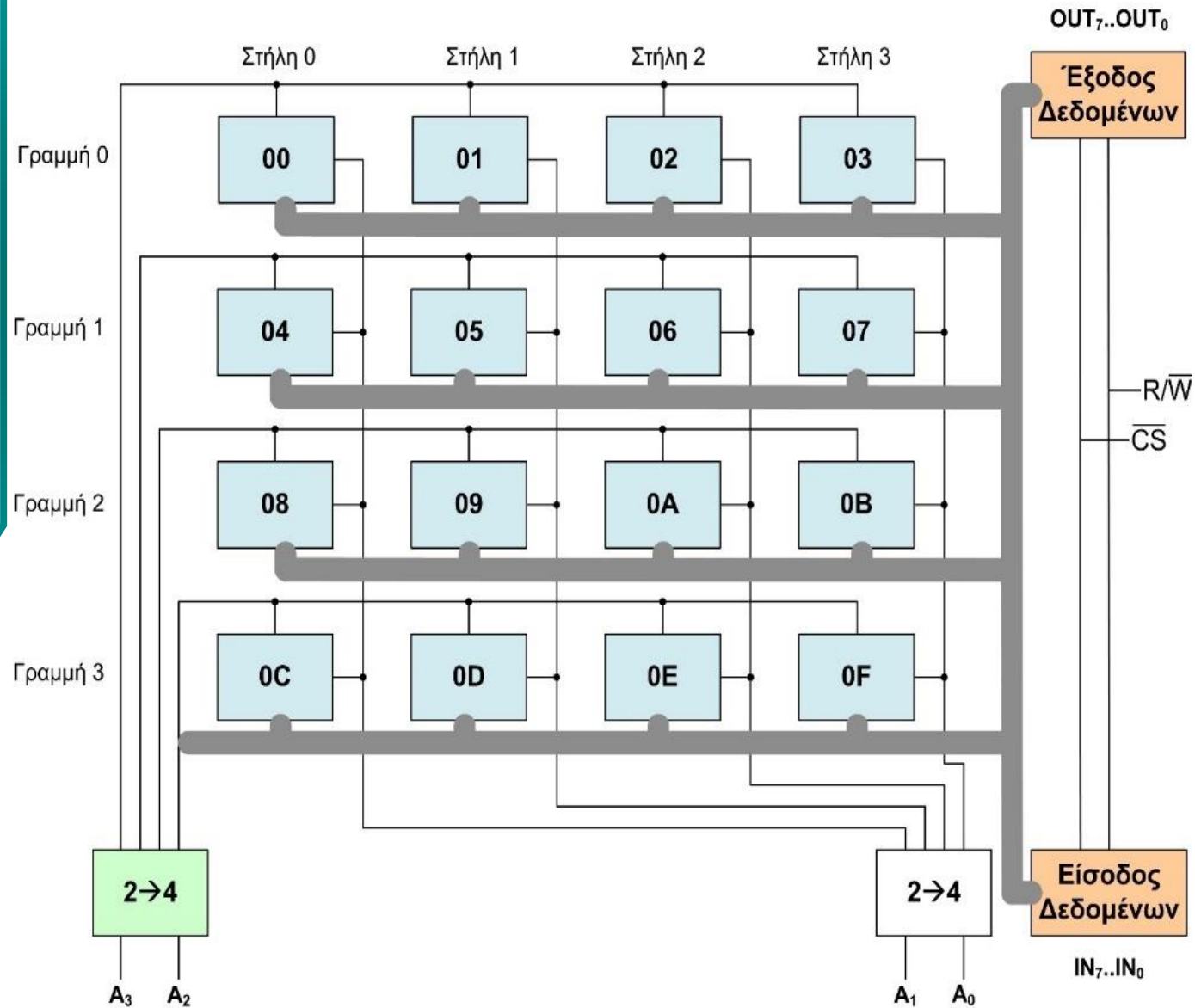
Ακροδέκτης R/W. Επιλογή εγγραφής (ενεργοποίηση στο 0) ή ανάγνωσης (ενεργοποίηση στο 1).

Ακροδέκτης CS. Ενεργοποίηση ή απενεργοποίηση του κυκλώματος (ενεργοποίηση στο 0).

ΑΚΡΟΔΕΚΤΕΣ

Η κεντρική μνήμη

Εσωτερική αρχιτεκτονική μνήμης RAM

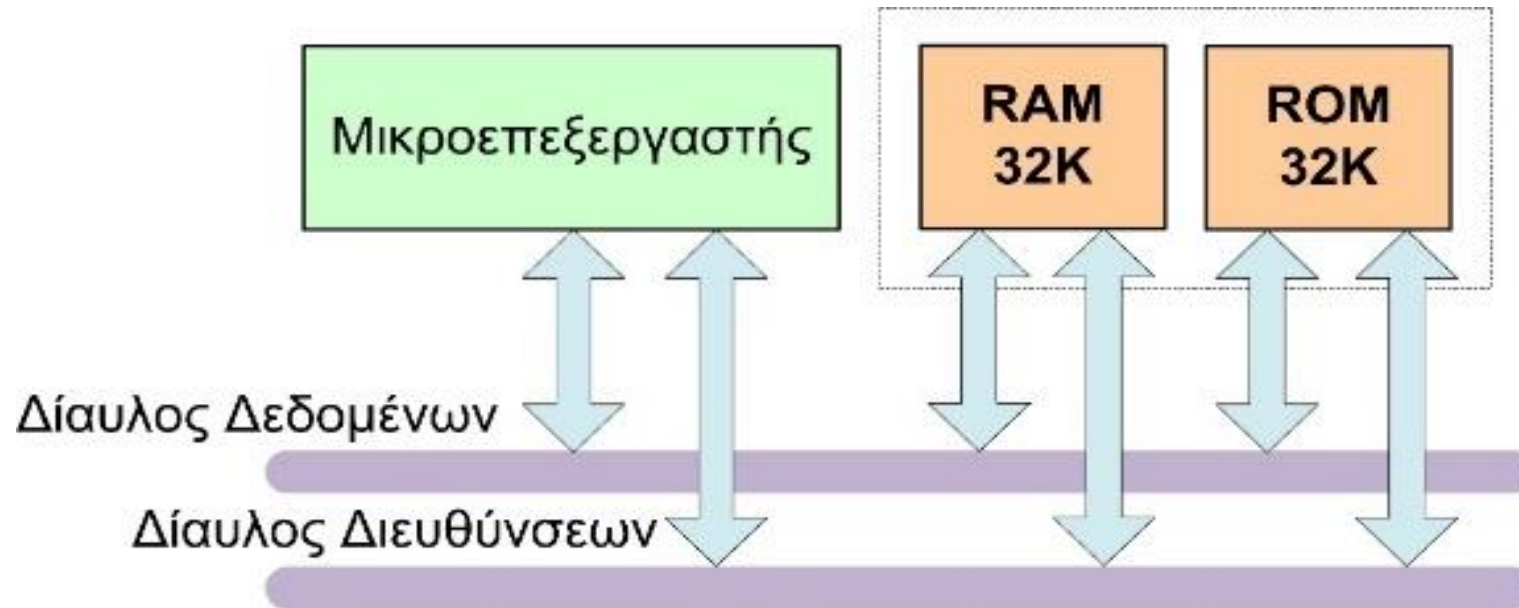


Πίνακας αληθείας αποκωδικοποιητή 2 σε 4					
		Έξοδος			
Είσοδος A	Είσοδος B	0	1	2	3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



Η κεντρική μνήμη – Παράδειγμα (1)

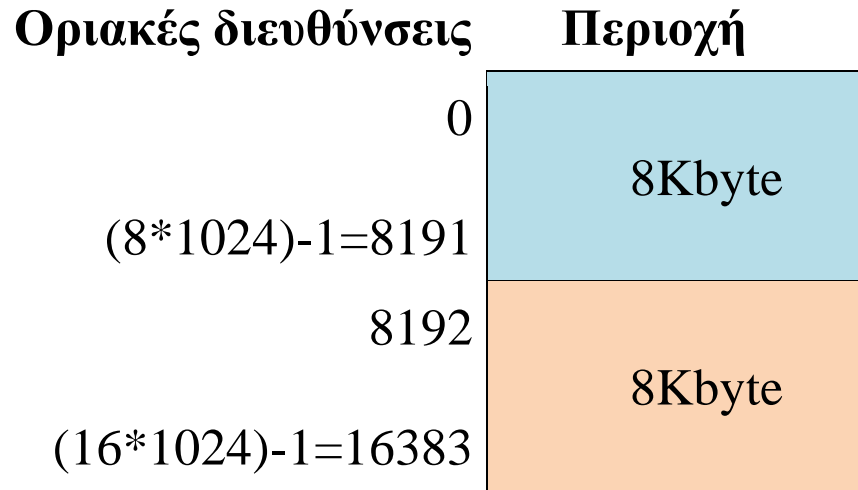
Διευθυνσιοδότηση μνήμης



Παράδειγμα συστήματος

Η κεντρική μνήμη – Παράδειγμα (2)

Χαρτογράφηση μνήμης

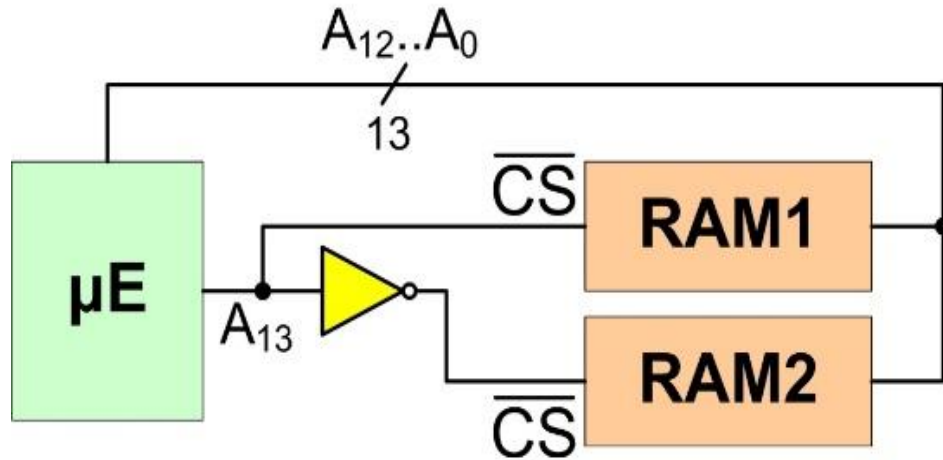


0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1	1	1	1	1	1



Η κεντρική μνήμη – Παράδειγμα (3)

Κύκλωμα διευθυνσιοδότησης

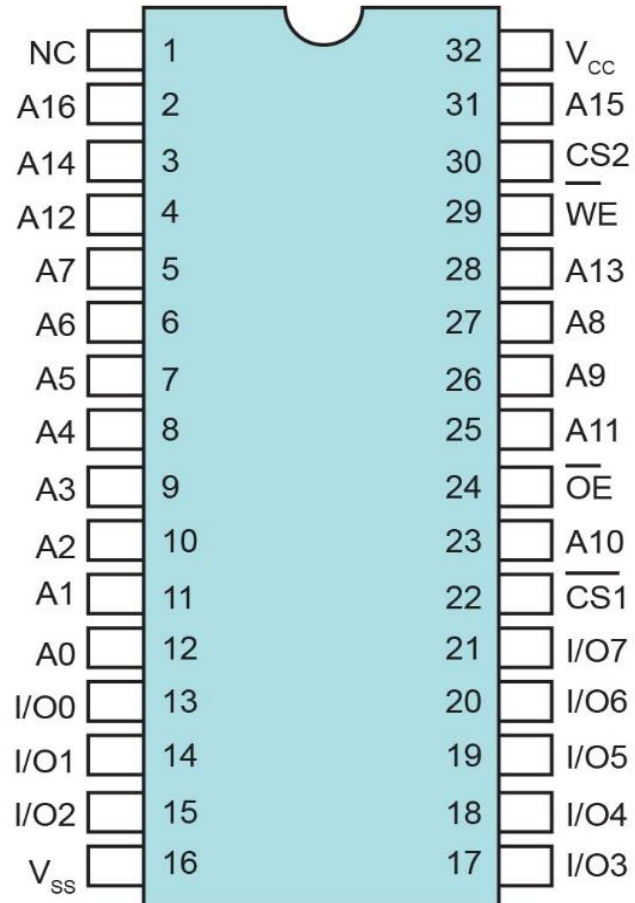


Διεύθυνση	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Μνήμη
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RAM
32767	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	RAM
32768	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	ROM
65535	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	ROM



Μελέτη ολοκληρωμένου κυκλώματος μνήμης 128K (1)

Το ολοκληρωμένο κύκλωμα HM628128A

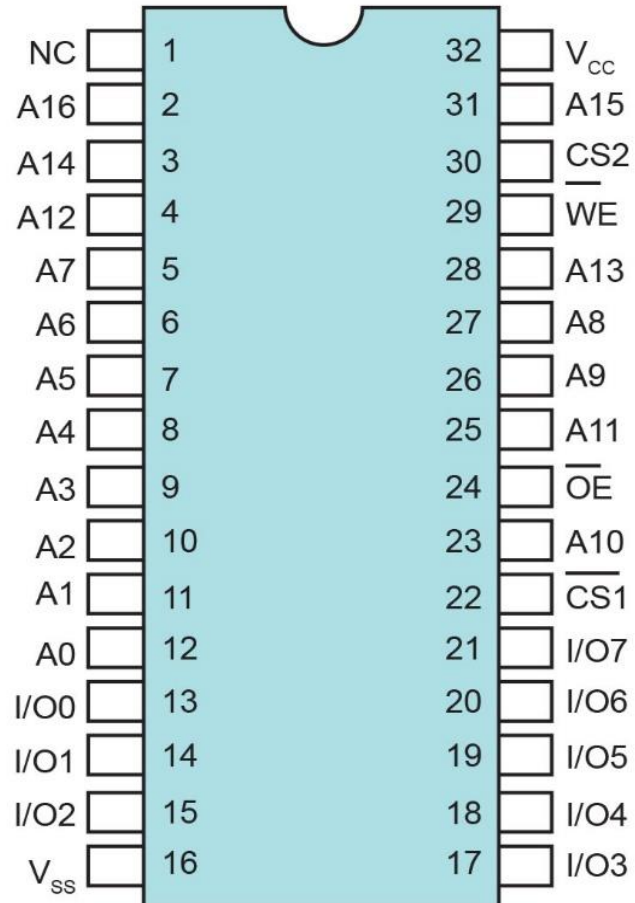


Ακροδέκτες ολοκληρωμένου κυκλώματος

Ακροδέκτης	Περιγραφή
A0-A16	Διεύθυνση
I/O0-I/O7	Είσοδος/Εξοδος δεδομένων
CS1'	Chip Select1 (ενεργό στο 0)
CS2	Chip Select2 (ενεργό στο 1)
WE'	Write Enable (ενεργοποίηση εγγραφής)
OE'	Output Enable (ενεργοποίηση ανάγνωσης)
NC	Δεν χρησιμοποιείται
V _{cc}	Τροφοδοσία (5V)
V _{ss}	Γείωση

Μελέτη ολοκληρωμένου κυκλώματος μνήμης 128K (2)

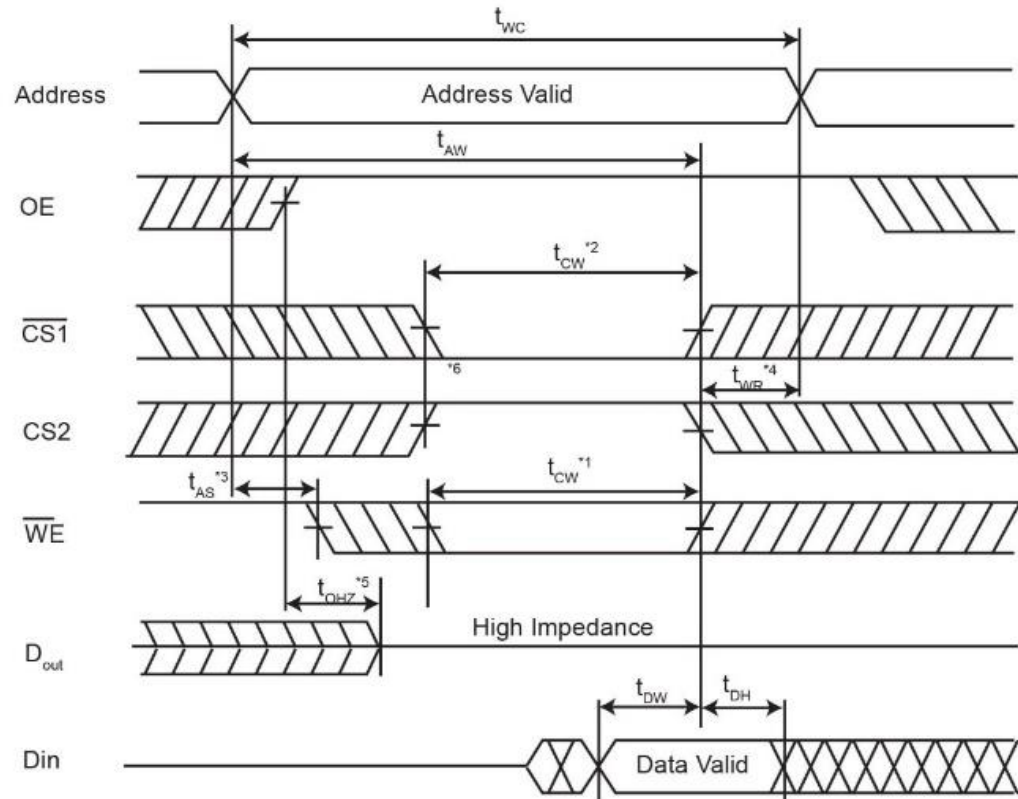
Το ολοκληρωμένο κύκλωμα HM628128A



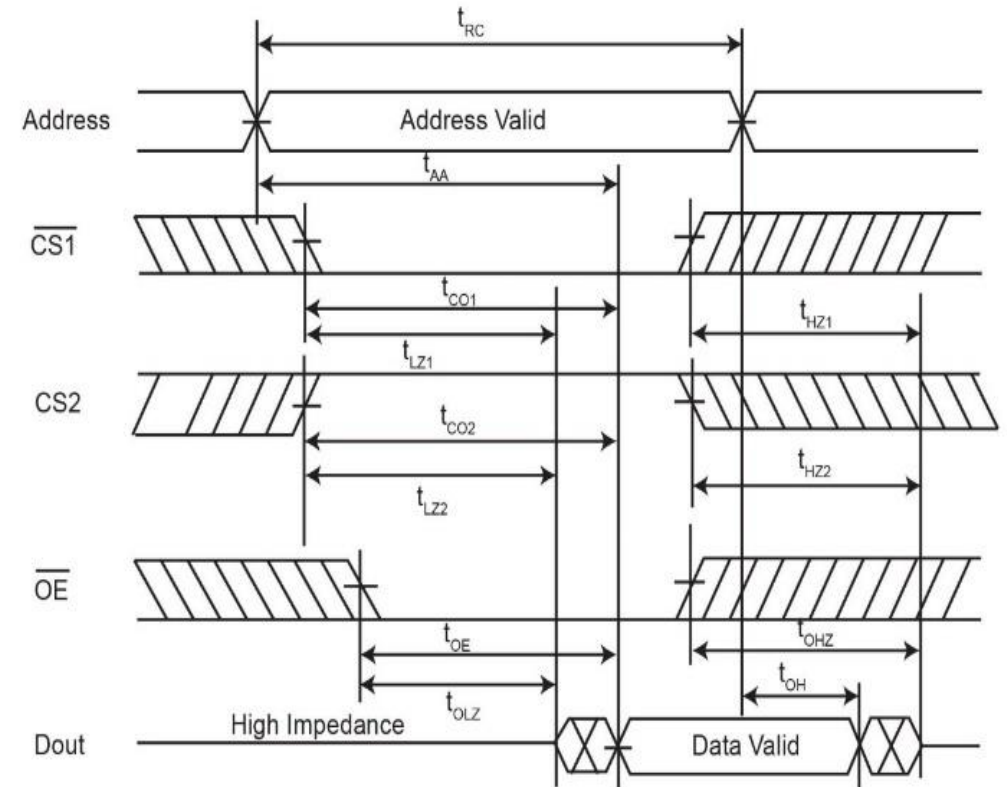
Συμπεριφορά κυκλώματος (X=αδιάφορο)					
CS1'	CS2	OE'	WE'	Τρόπος λειτουργίας	Ακροδέκτες I/O
H	X	X	X	Σε αναμονή	Υψηλή αντίσταση
X	L	X	X	Σε αναμονή	Υψηλή αντίσταση
L	H	H	H	Έξοδος απενεργοποιημένη	Υψηλή αντίσταση
L	H	L	H	Ανάγνωση	Δεδομένα εξόδου
L	H	H	L	Εγγραφή	Δεδομένα εισόδου
L	H	L	L	Εγγραφή	Δεδομένα εισόδου

Μελέτη ολοκληρωμένου κυκλώματος μνήμης 128K (3)

Το ολοκληρωμένο κύκλωμα HM628128A



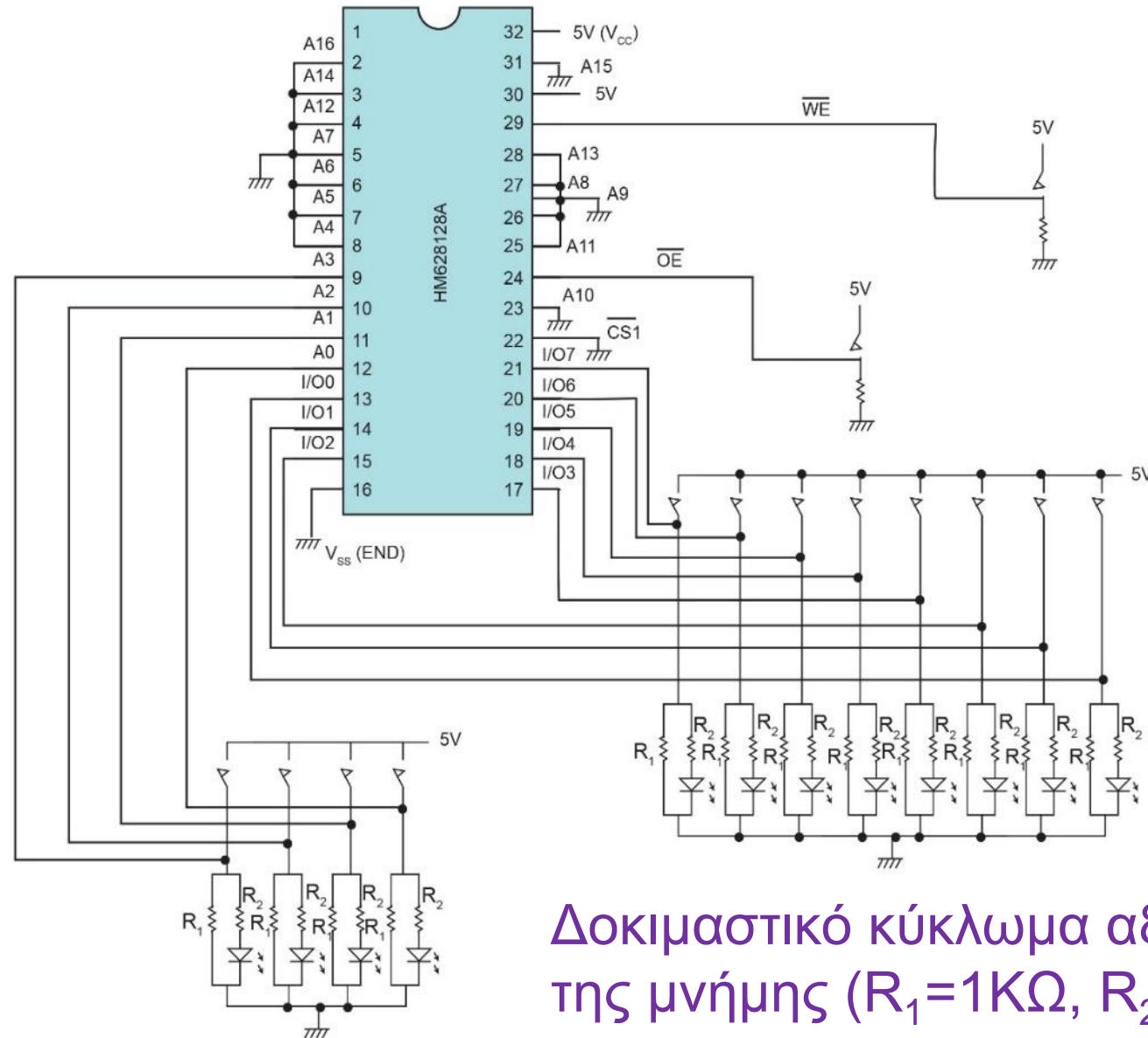
Διάγραμμα χρονισμού εγγραφής



Διάγραμμα χρονισμού ανάγνωσης

Μελέτη ολοκληρωμένου κυκλώματος μνήμης 128K (4)

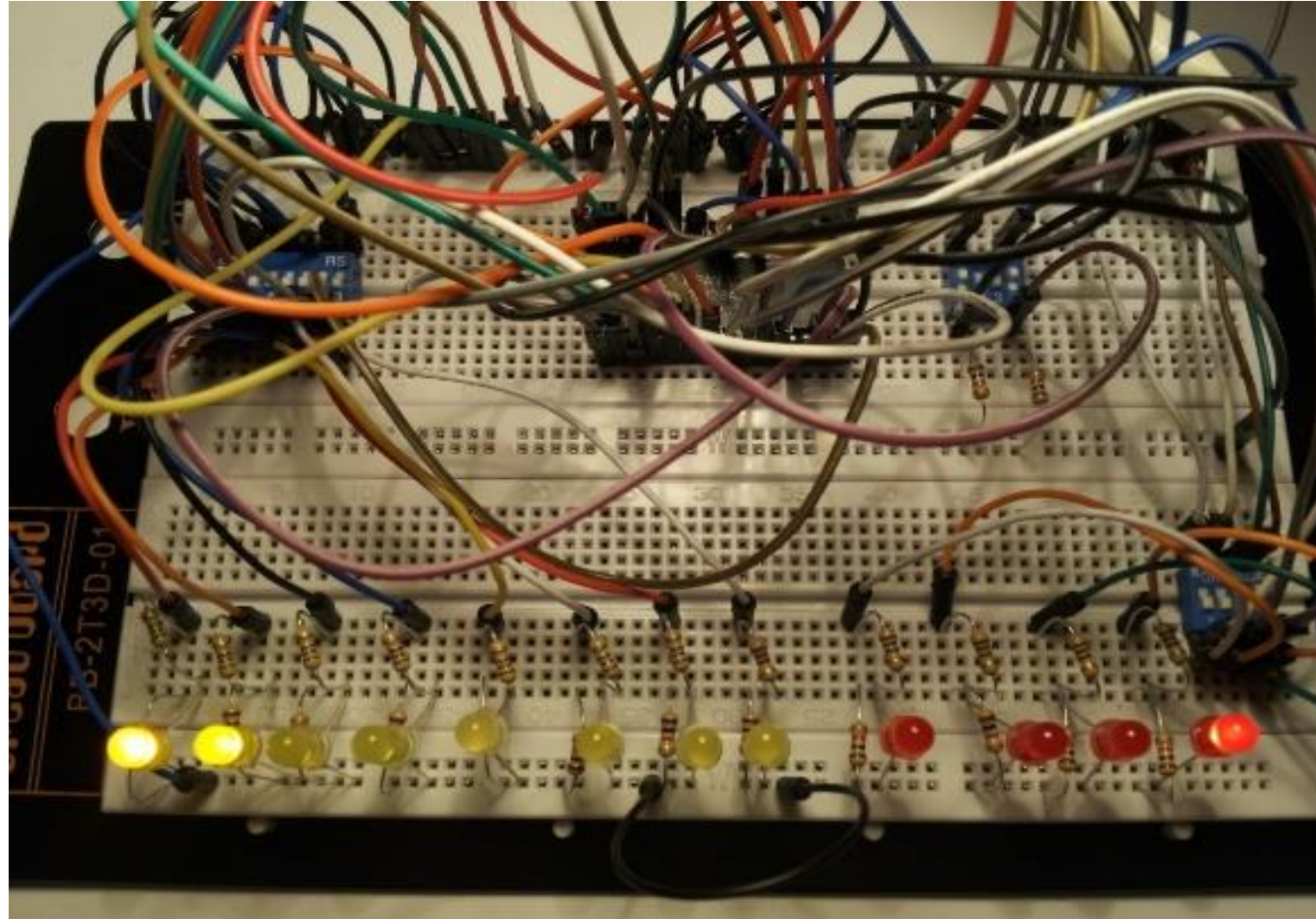
Το κύκλωμα



Δοκιμαστικό κύκλωμα αξιοποίησης της μνήμης ($R_1=1K\Omega$, $R_2=150\Omega$)

Μελέτη ολοκληρωμένου κυκλώματος μνήμης 128K (5)

Αποθήκευση του 11000000 στη θέση μνήμης 0001



Ολοκλήρωση κεφαλαίου
Δείτε τις ασκήσεις από το βιβλίο

