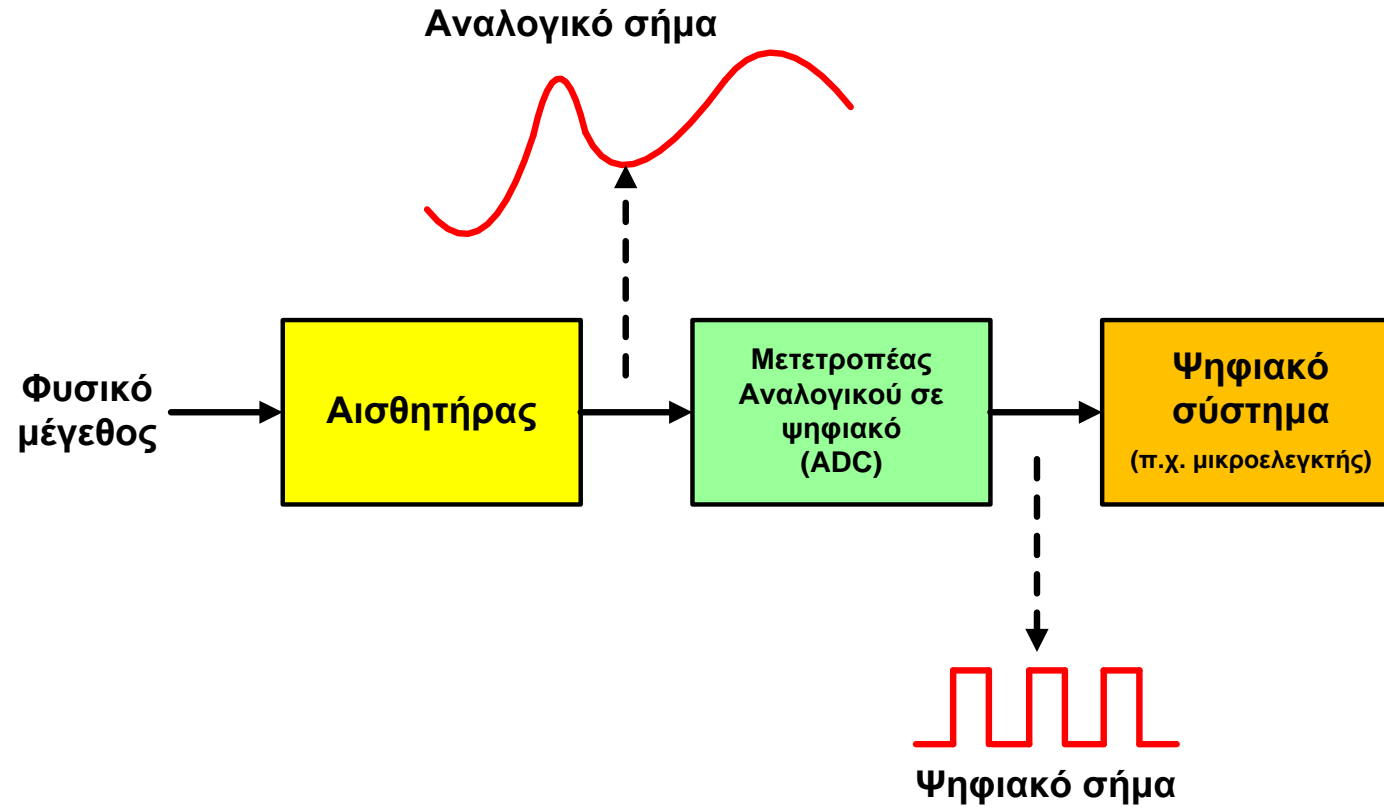
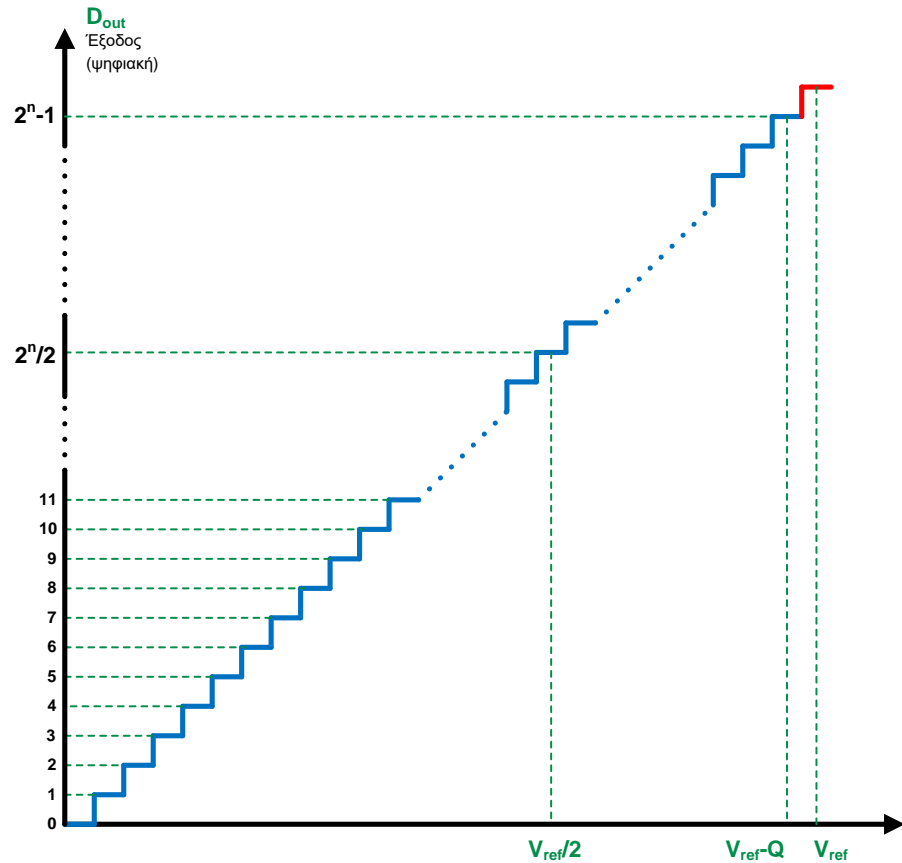


# Μέτρηση αναλογικών σημάτων (1)





# Μέτρηση αναλογικών σημάτων (3)



$$Q = \frac{V_{ref}}{2^n}$$

$$D_{out} = \frac{V_{in} \cdot 2^n}{V_{ref}}$$

**Μελετήστε το ρόλο του  $n$  και του  $V_{ref}$**

**Να συντάξετε σχετικό πίνακα**

# Μέτρηση αναλογικών σημάτων (4)

## ΑΣΚΗΣΗ

(α) Έστω ότι, μετράμε μια τάση  $V_{in}=1.2310V$ . Με τάση αναφοράς  $V_{ref}=5V$ , ποια είναι η στάθμη  $D1_{out}$  που προκύπτει;

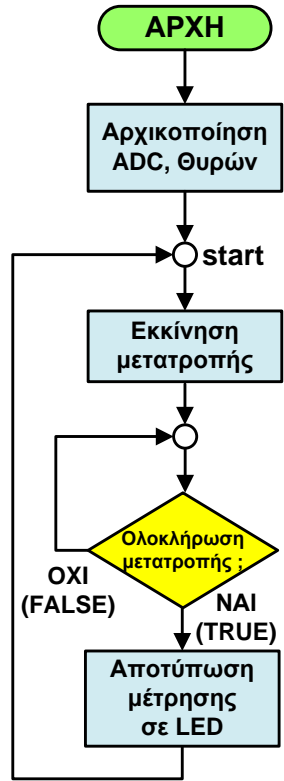
(β) Αν η τάση εισόδου γίνει  $V_{in}=1.2326V$ , υπολογίστε το  $D2_{out}$

(γ) Να επαναλάβετε τους δύο προηγούμενους υπολογισμούς για  $V_{ref}=1.5V$  (υπολογίστε αντίστοιχα τα  $D3_{out}$  και  $D4_{out}$ )

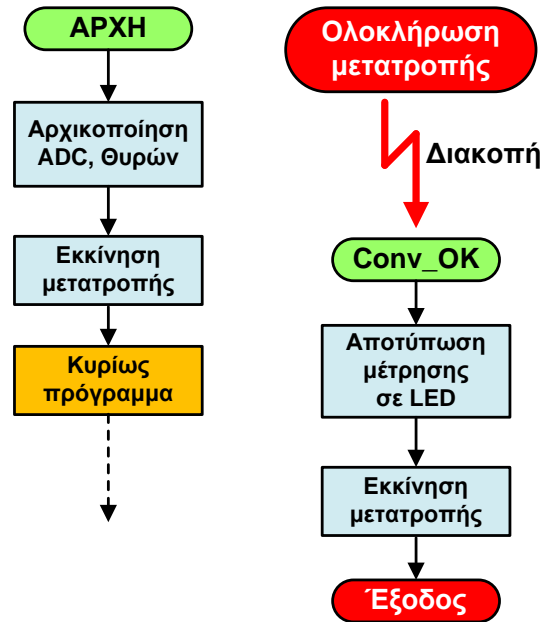
(δ) Να σχολιάσετε τα  $D_{out}$  που προκύπτουν σε σχέση με το αντίστοιχο Q

# Μέτρηση αναλογικών σημάτων (5)

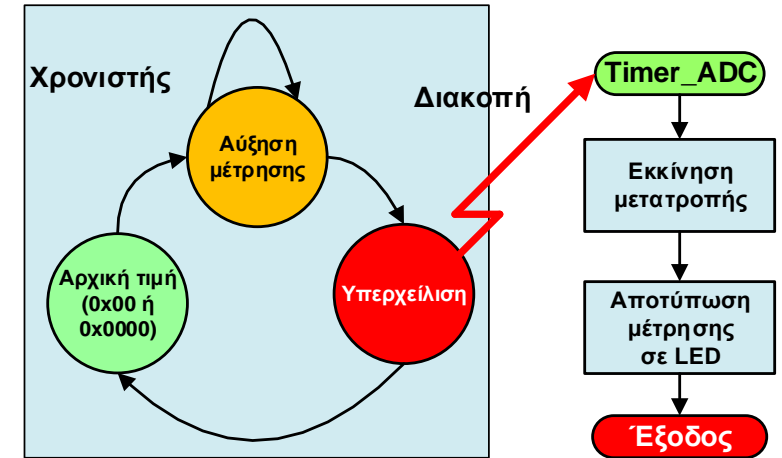
## Τρόποι αξιοποίησης ADC



Τεχνική Polling

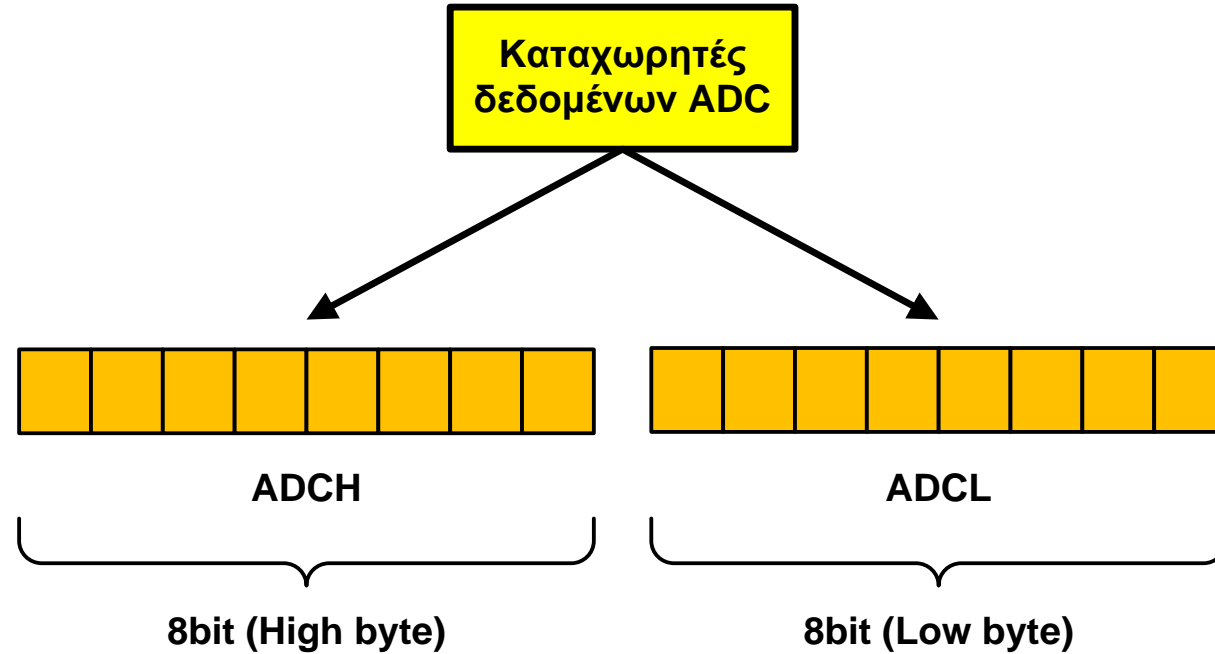


Τεχνική Interrupt



Περιοδική μέτρηση

# Προγραμματισμός μονάδας ADC (1)



# Προγραμματισμός μονάδας ADC (2)

ADMUX (καταχωρητής πολυπλεξίας ADC)

<b>D7</b>	<b>D6</b>	<b>D5</b>	<b>D4</b>	<b>D3</b>	<b>D2</b>	<b>D1</b>	<b>D0</b>
REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0

# Προγραμματισμός μονάδας ADC (3) ADMUX (καταχωρητής πολυπλεξίας ADC)

<b>REFS1,REFS0<sup>(1)</sup></b>	<b>D7</b>	<b>D6</b>	<b>V<sub>ref</sub></b>
	0	0	Ακροδέκτης AREF (εξωτερικά του μικροελεγκτή)
	0	1	Ακροδέκτης AVCC (=VCC)
	1	0	-- Δεν χρησιμοποιείται
	1	1	Εσωτερική τάση 2.56V
<b>ADLAR</b>	<b>D5</b>	Καθορίζει τη στοίχιση των 10bit στο ζεύγος ADCH:ADCL (όπως αναφέρθηκε προηγουμένως)	
<b>MUX4:0<sup>(2)</sup></b>	<b>D4-D0</b>	Καθορισμός κέρδους (ενίσχυσης) αλλά και επιλογή συνδυασμού αναλογικών καναλιών που είναι συνδεδεμένα. Σε ένα μικροελεγκτή που διαθέτει 8 αναλογικές εισόδους (π.χ. Θύρα A στον <u>ATmega32</u> ), η επιλογή συγκεκριμένης αναλογικής εισόδου, γίνεται με τα ακόλουθα bit:	
	00000	ADC0	
	00001	ADC1	
	00010	ADC2	
	00011	ADC3	
	00100	ADC4	
	00101	ADC5	
	00110	ADC6	
	00111	ADC7	



# Προγραμματισμός μονάδας ADC (4)

ADCSRA (καταχωρητής κατάστασης και ελέγχου ADC)

D7	D6	D5	D4	D3	D2	D1	D0
ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0

## Προγραμματισμός μονάδας ADC (5) ADCSRA (καταχωρητής κατάστασης και ελέγχου ADC)

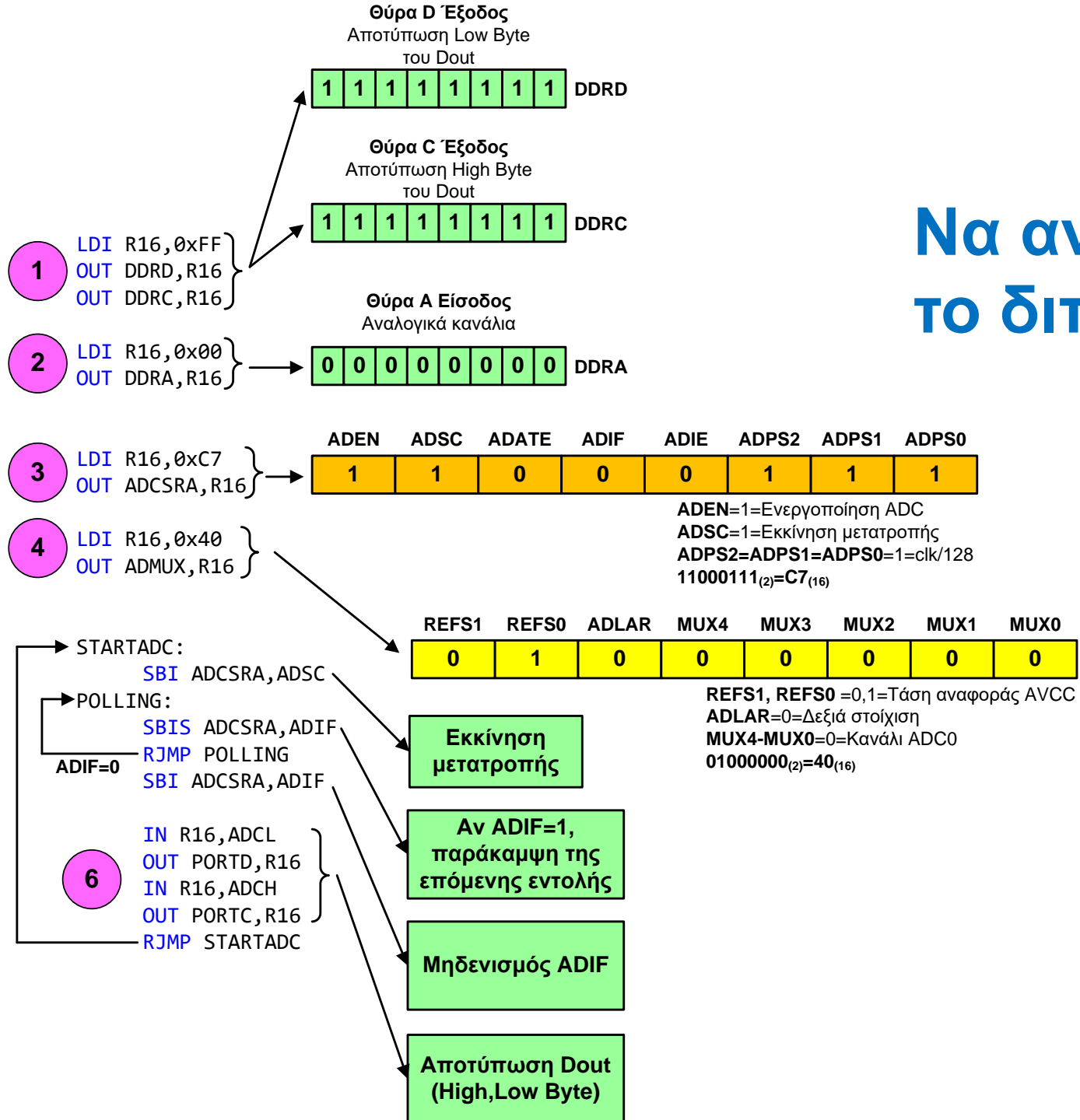
<b>ADEN</b>	<b>D7</b>	Ενεργοποίηση ή απενεργοποίηση του ADC			
<b>ADSC</b>	<b>D6</b>	Εκκίνηση μετατροπής			
<b>ADATE</b>	<b>D5</b>	Αυτόματη ενεργοποίηση (σκανδαλισμός) του ADC			
<b>ADIF</b>	<b>D4</b>	Ενεργοποιείται όταν ολοκληρωθεί η μετατροπή και ενημερωθούν οι αντίστοιχοι καταχωρητές δεδομένων			
<b>ADIE</b>	<b>D3</b>	Ενεργοποίηση της διακοπής που προκύπτει από την ολοκλήρωση της μετατροπής			
<b>ADPS2, ADPS1, ADPS0</b>	Χρονισμός του ADC			Επιλογή κύκλων	
	<b>D2</b>	<b>D1</b>	<b>D0</b>	(διαίρετης συχνότητας)	
	0	0	0	Δεν χρησιμοποιείται	
	0	0	1	clk/2	
	0	1	0	clk/4	
	0	1	1	clk/8	
	1	0	0	clk/16	
	1	0	1	clk/32	
	1	1	0	clk/64	
	1	1	1	clk/128	

**Τι σημαίνει η διαίρεση συχνότητας ;**

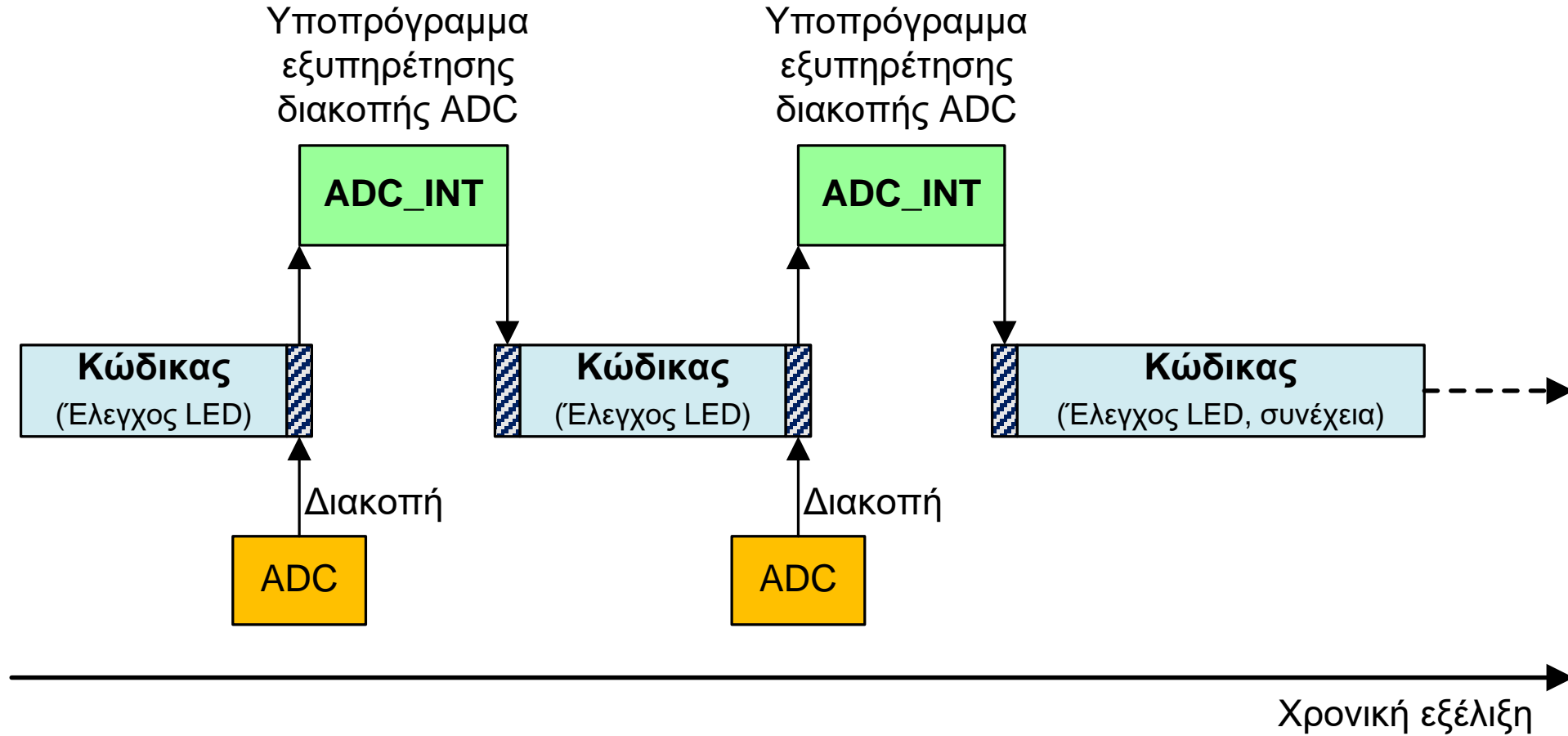
## **Παράδειγμα**

**Αν clock=1MHz, τι σημαίνει στην πράξη το clk/8 ;**

# Να αναλυθεί και να σχολιαστεί το διπλανό πρόγραμμα



# Αποτύπωση αναλογικών σημάτων με την τεχνική των διακοπών (interrupt)



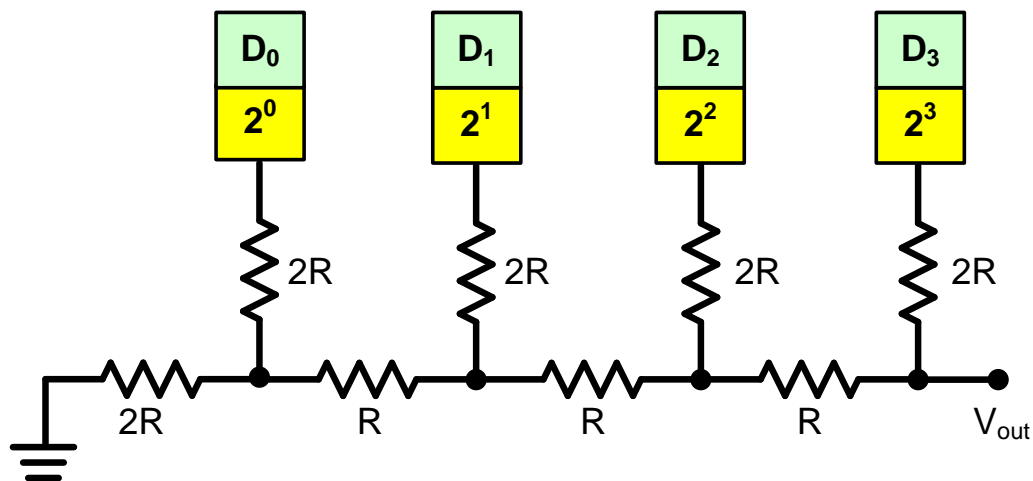
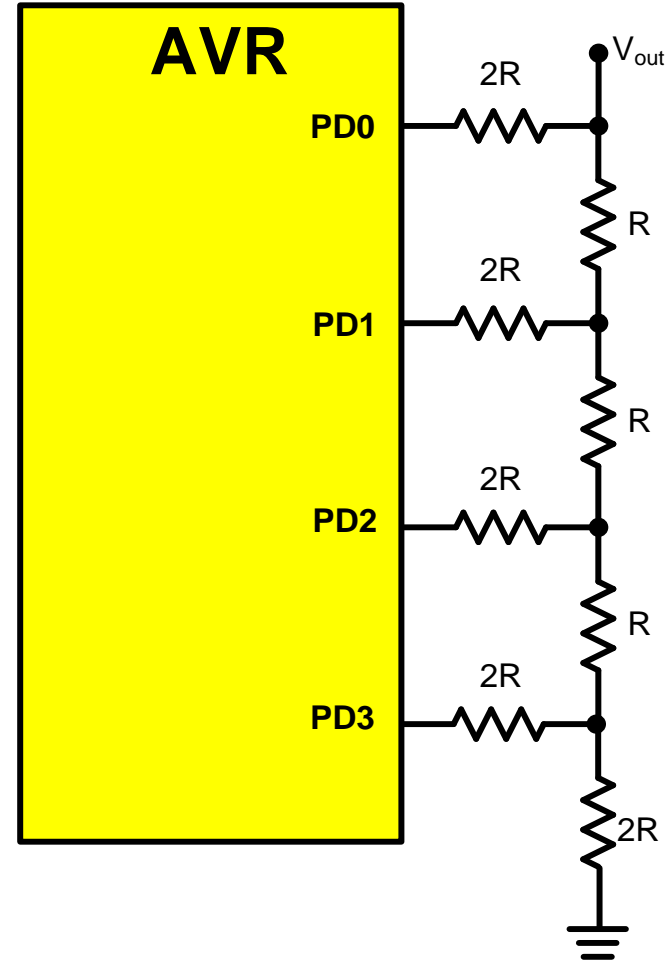
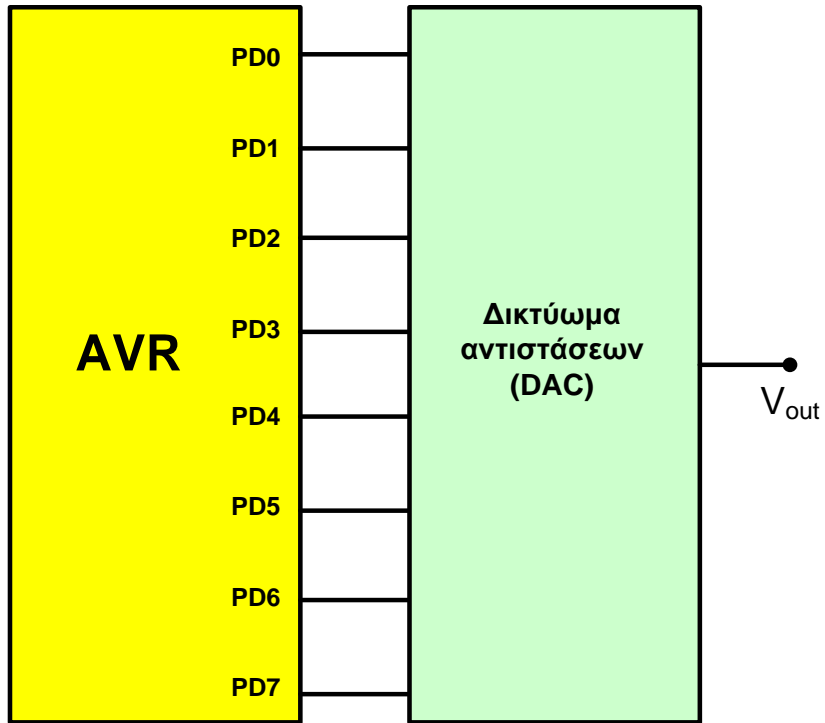
## Αποτύπωση αναλογικών σημάτων με την τεχνική των διακοπών (interrupt)

```
;*****  
;Παρέμβαση στον ΠΑΔ  
;Χειρισμός Reset & διακοπής Capture  
;*****  
.ORG 0x0000  
RJMP RESET  
.ORG ADCCaddr  
RJMP ADC_INT  
  
RESET:  
;*****  
;Προετοιμασία σωρού  
;*****  
.....  
;*****  
;Ρύθμιση θυρών  
;*****  
SBI DDRB,0  
LDI R16,0xFF  
OUT DDRD,R16  
OUT DDRC,R16  
LDI R16,0x00  
OUT DDRA,R16
```

```
;*****  
;Προετοιμασία μονάδας ADC  
;*****  
LDI R16,0x8F  
OUT ADCSRA,R16  
LDI R16,0x40;  
OUT ADMUX,R16  
SEI  
SBI ADCSRA,ADSC  
  
;*****  
;Κυρίως πρόγραμμα  
;*****  
AGAIN:  
SBI PORTB,0  
RCALL Delay_1sec  
CBI PORTB,0  
RCALL Delay_1sec  
RJMP AGAIN
```

```
;*****  
;ISR διακοπής  
;*****  
ADC_INT:  
    IN R19,ADCL  
    OUT PORTD,R19  
    IN R19,ADCH  
    OUT PORTC,R19  
    SBI ADCSRA,ADSC  
  
RETI
```

# Παραγωγή αναλογικών σημάτων

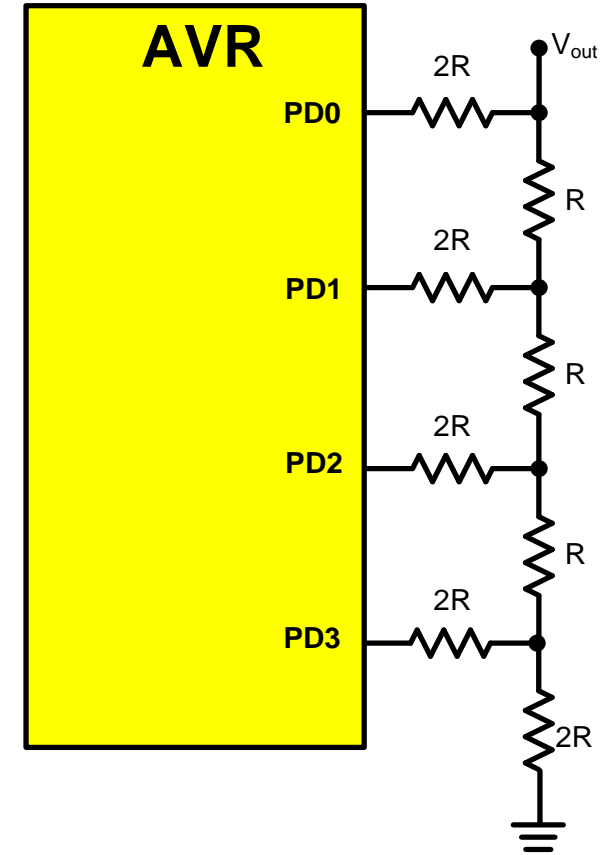
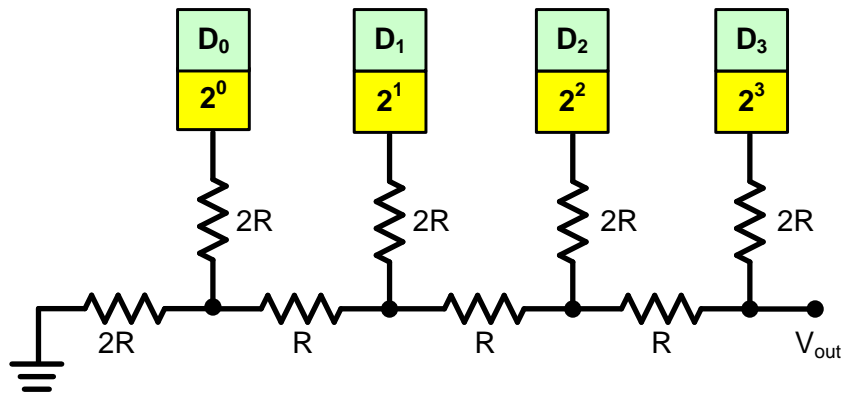




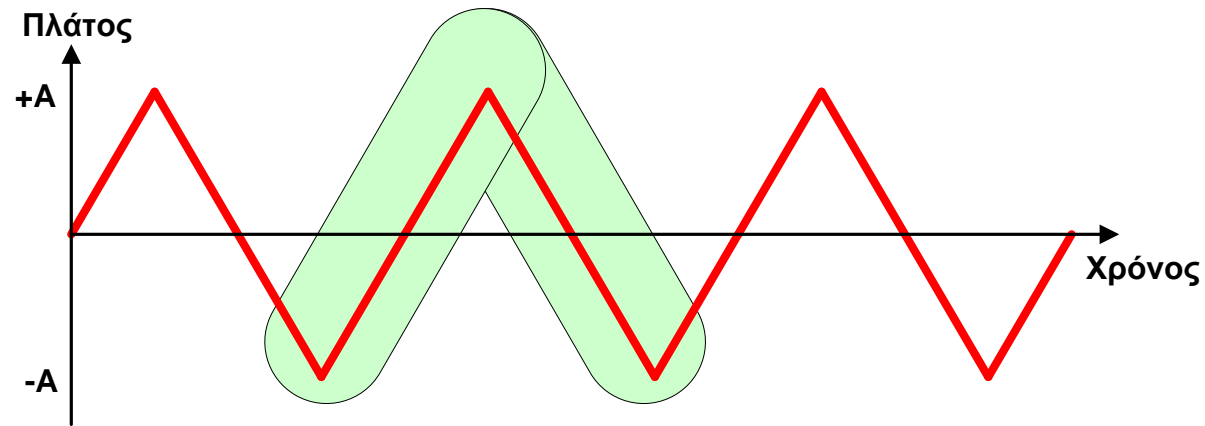
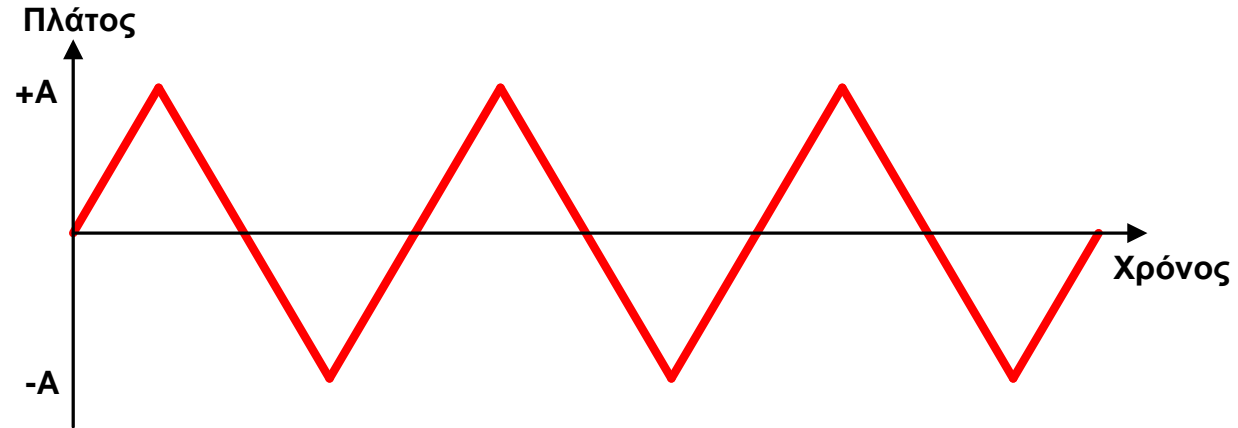
# Παραγωγή αναλογικών σημάτων

## Ενδεικτικές μετρήσεις για 4bit

Δυαδική τιμή (ακροδέκτες PD0 έως PD3)	$V_{out}$ (V)	$\Delta V$ (V)
0111	2.189	-
1000	2.520	0.33
1001	2.817	0.297
1010	3.127	0.31
1011	3.421	0.294
.		
.		
1110	4.34	0.31
1111	4.62	0.28



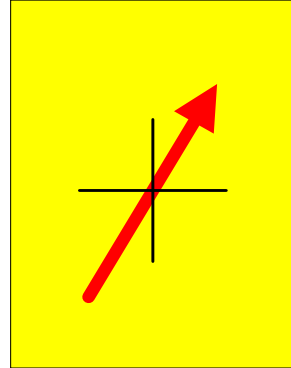
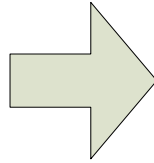
# Παραγωγή αναλογικής τριγωνικής κυματομορφής



# Παραγωγή αναλογικής τριγωνικής κυματομορφής

```
wave_up:
    OUT PORTD,A ;
    LDI T,Tmax
delay_up:
    DEC T
    BRNE delay_up

    INC A
    CPI A,Amx
    BRLT wave_up
```



```
wave_down:
    OUT PORTD,A
    LDI T,Tmax
delay_down:
    DEC T
    BRNE delay_down

    DEC A
    BRNE wave_down
```

